

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-283917

(43)Date of publication of application : 23.10.1998

(51)Int.Cl. H01J 9/02
H01J 1/30
H01J 31/12

(21)Application number : 09-104015

(71)Applicant : CANON INC

(22)Date of filing : 08.04.1997

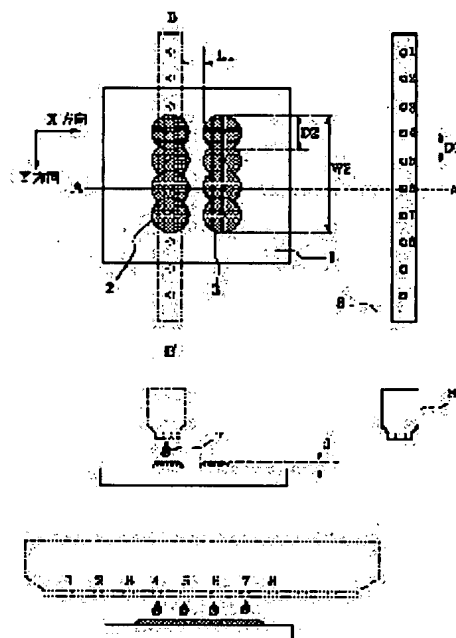
(72)Inventor : HASEGAWA MITSUTOSHI

(54) MANUFACTURE OF ELECTRON EMITTING ELEMENT, ELECTION EMITTING ELEMENT, ELECTRON SOURCE BASE PLATE, PICTURE IMAGE FORMING DEVICE, AND DROPLET IMPARTING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To realize inexpensiveness, form an element electrode, having uniform large area film thickness, and obtain a uniform surface element with good yield by nearly concurrently imparting plural deoplets, including a material for forming an element electrode on a base plate, so that the mating and adjoining droplets can be overlapped with each other.

SOLUTION: An insulated base plate 1 is washed and dried, and then droplets 7 of a solution, including a material for forming element electrodes 2 and 3, are imparted in order by using the No.4, 5, 6, and 7 nozzles of droplet imparting device 8. Then, the droplets are heat-treated at a temperature of 300° -600° C to vaporize a solvent to form the element electrodes 2 and 3. A row directional wiring, connected to one side of the element electrodes, an insulating film, and a line directional wiring, connected to another side electron electrode, are formed in order; to form a conductive thin film. Pattern forming for the element electrodes 2 and 3 can be omitted by applying voltage between the element electrodes 2 and 3, and electrification-treating the conductive thin film to form an electron emitting part. Also, the film thickness in the electron electrodes 2 and 3 can be uniform by concurrently imparting the droplets.



LEGAL STATUS

[Date of request for examination] 18.01.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than withdrawal the examiner's decision of rejection or application converted registration]

[Date of final disposal for application] 19.02.2004

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-283917

(43) 公開日 平成10年(1998)10月23日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 J 9/02

H 0 1 J 9/02

E

1/30

1/30

E

31/12

31/12

C

審査請求 未請求 請求項の数16 F D (全 16 頁)

(21) 出願番号

特願平9-104015

(22) 出願日

平成9年(1997)4月8日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 長谷川 光利

東京都大田区下丸子3丁目30番2号キヤノ

ン株式会社内

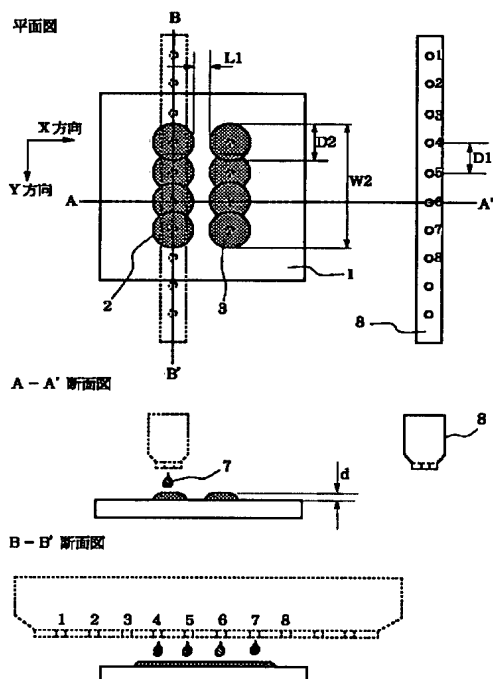
(74) 代理人 弁理士 伊東 哲也 (外2名)

(54) 【発明の名称】 電子放出素子の製造方法、電子放出素子、電子源基板、画像形成装置、および液滴付与装置

(57) 【要約】

【課題】 素子電極の膜厚を均一なものとする。

【解決手段】 基板1上に素子電極を形成する材料を含む液滴7を、隣接するもの同士が重なるように複数付与して、素子電極対2、3を形成し、この素子電極対の間に電子放出部を有する導電性薄膜を形成して電子放出素子を製造する際に、隣接するもの同士が重なる複数液滴を、ほぼ同時に付与する。



【特許請求の範囲】

【請求項 1】 基板上に素子電極を形成する材料を含む液滴を、隣接するもの同士が重なるように複数付与して、素子電極対を形成し、この素子電極対の間に電子放出部を有する導電性薄膜を形成する電子放出素子の製造方法において、前記隣接するもの同士が重なる複数液滴は、ほぼ同時に付与することを特徴とする電子放出素子の製造方法。

【請求項 2】 前記隣接するもの同士が重なる複数液滴は、付与された 1 つの液滴が形成するドットパターンの直径よりも小さいピッチで複数ノズルを配列したノズル列を有する液滴付与装置によって、同時に付与することを特徴とする請求項 1 記載の電子放出素子の製造方法。

【請求項 3】 前記液滴付与装置による付与位置を前記配列に垂直な方向に移動させながら前記同時付与を繰り返すことによって、前記素子電極対を形成するための液滴付与を行い、その際に、前記移動のピッチを制御することにより、前記素子電極対における電極間の間隔および電極の幅を制御することを特徴とする請求項 2 記載の電子放出素子の製造方法。

【請求項 4】 前記素子電極対における各電極の長さを、前記ノズル列におけるノズル数または駆動ノズル数を制御することによって制御することを特徴とする請求項 2 または 3 に記載の電子放出素子の製造方法。

【請求項 5】 前記素子電極対の膜厚を、前記液滴の量および／または単位面積あたりの付与数によって制御することを特徴とする請求項 1 ～ 4 のいずれかに記載の電子放出素子の製造方法。

【請求項 6】 前記素子電極中の各電極は、前記隣接するもの同士が重なる複数液滴の 1 列を同時に 1 回付与することによって形成されることを特徴とする請求項 1 ～ 5 のいずれかに記載の電子放出素子の製造方法。

【請求項 7】 前記素子電極中の各電極は、前記隣接するもの同士が重なる複数液滴の 1 列を同時に付与することを複数回繰り返すことにより形成し、各回の付与は、所定の距離だけ列方向および／またはそれに垂直な方向に各回ごとに付与位置をずらしながら行い、列方向にずらして付与するときは必要に応じて、ずらした方向の先端または後端の液滴の付与を行うか否かを制御することを特徴とする請求項 1 ～ 5 のいずれかに記載の電子放出素子の製造方法。

【請求項 8】 前記液滴の付与はインクジェット方式により行うことを特徴とする請求項 1 ～ 7 のいずれかに記載の電子放出素子の製造方法。

【請求項 9】 前記インクジェット方式は、熱エネルギーによって、液滴を形成するための溶液内に気泡を形成させてその溶液を液滴として吐出する方式であることを特徴とする請求項 8 記載の電子放出素子の製造方法。

【請求項 10】 絶縁基板上に行列状に配置した複数の電子放出素子、該電子放出素子間の配線、および該電子

放出素子への電圧印加用の端子を形成する電子源基板の製造方法において、前記電子放出素子は、請求項 1 ～ 9 のいずれかの製造方法によって形成することを特徴とする電子源基板の製造方法。

【請求項 11】 前記配線は、列方向配線の層および行方向配線の層ならびにこれら層間の絶縁層を形成することによって形成し、前記列方向配線によって各素子電極対の一方の電極を列毎に接続し、前記行方向配線によって各素子電極対の他方の電極を行毎に接続することを特徴とする請求項 10 記載の電子源基板の製造方法。

【請求項 12】 電子源としての電子放出素子と、この電子放出素子への電圧印加手段と、前記電子放出素子から放出される電子を受けて発光する発光体と、外部信号に基いて前記電子放出素子へ印加する電圧を制御する駆動回路とを設ける画像形成装置の製造方法において、前記電子放出素子を、請求項 1 ～ 10 のいずれかの製造方法により形成することを特徴とする画像形成装置。

【請求項 13】 請求項 1 ～ 10 のいずれかの方法により製造されることを特徴とする電子放出素子。

【請求項 14】 請求項 11 の方法により製造されることを特徴とする電子源基板。

【請求項 15】 請求項 12 の方法により製造されることを特徴とする画像形成装置。

【請求項 16】 基板上に、導電パターンを形成するための材料を含む液滴を、隣接するもの同士が重なるように複数付与して導電パターンを形成するための液滴付与装置であって、付与された 1 つの液滴が形成するドットパターンの直径よりも小さいピッチで複数ノズルを配列したノズル列を有し、その複数ノズルから同時に前記液滴を吐出可能であることを特徴とする液滴付与装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子放出素子、電子源基板、画像形成装置、これらの製造方法およびこれに使用できる液滴付与装置に関する。

【0002】

【従来の技術】従来より電子放出素子には大別して熱電子放出素子と冷陰極電子放出素子を用いた 2 種類のものが知られている。冷陰極電子放出素子には電界放出型

(以下、「FE 型」という。)、金属／絶縁層／金属型(以下、「MIM 型」という。) や表面伝導型電子放出素子等がある。FE 型の例としては W. P. Dyke & W. W. Doran “Field Emission”, *Advances in Electron Physics*, 8, 89 (1956) あるいは C. A. Spindt “Physical Properties of thin-film field emission cathodes with molybdenum cones”, *J. Appl. Phys.*, 47, 5248 (1976) 等に開示されたものが知られ

ている。

【0003】MIM型ではC. A. Mead, "Operation of Tunnel-Emission Devices", J. Appl. Phys., 32, 646 (1961) 等に開示されたものが知られている。表面伝導型電子放出素子型の例としては、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290 (1965) 等に開示されたものがある。

【0004】表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に膜面に平行に電流を流すことにより、電子放出が生ずる。この表面伝導型電子放出素子としては、前記エリンソン等によるSnO₂ 薄膜を用いたもの、Au薄膜によるもの[G. Dittmer: Thin Solid Films, 9, 317 (1972)]、In₂O₃/SnO₂ 薄膜によるもの[M. Hartwell and C. G. Fonstad: IEEE Trans. ED Conf., 519 (1975).]、カーボン薄膜によるもの[荒木久 他: 真空、第26巻、第1号、22頁(1983)]等が報告されている。

【0005】これらの表面伝導型電子放出素子の典型的な例として前述のM. ハートウエルの素子構成を図17に模式的に示す。同図において1は基板である。4は導電性薄膜で、H型形状のパターンにスパッタで形成された金属酸化物薄膜等からなり、後述の通電フォーミングと呼ばれる通電処理により電子放出部5が形成される。尚、図中の素子電極間隔Lは0.5~1mm、W'は0.1mmで設定されている。なお、電子放出部5の位置および形状は、不確定なため模式的に表わしてある。

【0006】従来、これらの表面伝導型電子放出素子においては、電子放出を行う前に導電性薄膜4に、予め通電フォーミングと呼ばれる通電処理によって電子放出部5を形成するのが一般的である。通電フォーミングとは導電性薄膜4両端に直流電圧あるいは非常にゆっくりとした昇電圧例えば1V/分程度を印加通電し、導電性薄膜を局部的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部5を形成することである。尚、電子放出部5は導電性薄膜4の一部発生した亀裂付近から電子放出を行う。前記通電フォーミング処理をした表面伝導型電子放出素子は、上述導電性薄膜4に電圧を印加し、素子に電流を流すことにより上述の電子放出部5より電子を放出せしめるものである。

【0007】上述の表面伝導型放出素子は、構造が単純で製造も容易であることから、大面積にわたって多数の素子を配列形成できる利点がある。そこでこの特徴を生かせるような色々な応用が研究されている。例えば、荷電ビーム源、画像表示装置等の表示装置があげられる。

【0008】図18は、特開平2-56822号公報に開示されている電子放出素子の構成を示す。同図におい

て1は基板、2および3は素子電極、4は導電性薄膜、5は電子放出部である。この電子放出素子の製造方法としては、様々な方法があるが、例えば基板1に一般的な真空蒸着技術や、フォトリソグラフィ技術により素子電極2、3を形成する。次いで導電性薄膜4は分散塗布法によって形成する。その後、素子電極2、3に電圧を印加し通電処理を施すことによって電子放出部5を形成する。

【0009】

【発明が解決しようとする課題】しかしながら、上記のような構成の表面伝導型電子放出素子を製造する技術の方法は、半導体プロセスを主とする方法によるため、工程数が多く、現行の技術では大面積に電子放出素子を形成することが困難であって、特殊かつ高価な製造装置を必要とし、生産コストが高いといった欠点がある。

【0010】そこで本出願人らは(特願平7-322020号)で表面伝導型電子放出素子およびそれを有する電子源基板、画像形成装置、およびそれらの製造方法として、金属含有溶液を液滴の状態で基板上に付与して素子電極を形成することを検討している。その結果、以下の問題点を見いだした。なお、この方法においては、素子電極をインクジェット法で形成する場合、数個の液滴を重ね合せ、所望の形態に形成する。

【0011】1つのノズルを用いて順次1ドットづつ、液滴の状態で基板上に付与して素子電極を形成した場合、最初に付与したドットに、次に形成したドットは引っ張られ膜厚が薄くなり、膜厚の均一な素子電極を形成しにくい。そして、膜厚が均一でないと、素子電極が所望の形態で得られないため、フォーミング処理の際、導電性薄膜に均一に電流が流れず、亀裂が一樣に形成されない。また素子電極間距離において、場所によって大きな差異が発生するため、導電性膜の抵抗がばらつき、電子放出素子にも均一に電流が流れず素子特性のばらつきが大きくなる場合がある。したがって、この製造方法を用いた表面伝導型電子放出素子を用いたディスプレイでは、製造歩留まりが低い場合がある。

【0012】そこで本発明の目的は、このような液滴付与により素子電極を形成する際の問題点を解消することにより、低コストで且つ容易に大面積に膜厚の一樣な素子電極を形成することを可能とし、もって、均一な表面伝導型電子放出素子およびそれを有する電子源基板、画像形成装置、およびそれらの製造方法を提供することにある。

【0013】

【課題を解決するための手段】上記目的を達成すべくなされた本発明の電子放出素子の製造方法は、上述した課題を解決するために鋭意検討を行って成されたものである。すなわち本発明では、基板上に素子電極を形成する材料を含む液滴を、隣接するもの同士が重なるように複数付与して、素子電極対を形成し、この素子電極対の間

に電子放出部を有する導電性薄膜を形成する電子放出素子の製造方法において、前記隣接するもの同士が重なる複数液滴は、ほぼ同時に付与することを特徴とする。またさらに、前記隣接するもの同士が重なる複数液滴は、付与された1つの液滴が形成するドットパターンの直径よりも小さいピッチで複数ノズルを配列したノズル列を有する液滴付与装置によって、同時に付与することを特徴とする。本発明の電子放出素子は、この方法により製造することを特徴とする。

【0014】従来、該複数の液滴を時間的に離散した状態で付与したため、ある液滴に着目した場合、該液滴に隣接する該液滴より時間的に前に基板上に、付与された液滴が、乾燥し、準固体状のドットパターンを形成するために、該着目した液滴が、準固体状の液滴に吸い込まれ、そのドットパターンが変形し所望のパターンが形成できない場合があるが、本発明では複数の液滴をほぼ同時に、吐出し、基板上に、該複数の液滴による複数の隣接するドットパターンを重ねあわせるように、塗布することで、所望のパターンを形成するようにしているため、ある液滴に着目した場合、該液滴に隣接する該液滴より時間的に前に基板上に、付与された液滴が、液体状のドットパターンを形成しているために、該着目した液滴によるドットパターンは変形せず、所望のパターンとして形成することができる。また、所望のパターンの素子電極を形成できるので、一対の素子電極間の距離も制御でき、したがって、表面伝導型電子放出素子の製造工程においても、より均一な通電フォーミング、活性化工程を行うことができる。また、このため、素子電極間の導電性膜における抵抗ばらつきが抑制され、複数の電子放出素子を配置した電子源あるいは、該電子源を用いた

【0015】前記液滴の付与はインクジェット方式により行うのが望ましく、さらには、前記インクジェット方式は、熱エネルギーによって、液滴を形成するための溶液内に気泡を形成させてその溶液を液滴として吐出する方式が好ましい。

【0016】前記素子電極対を形成するための液滴付与は、前記液滴付与装置による付与位置を前記配列に垂直な方向に移動させながら前記同時付与を繰り返すことによって行うことができ、その際に、前記移動のピッチを制御することにより、前記素子電極対における電極間の間隔および電極の幅を制御する。また、前記素子電極対における各電極の長さを、前記ノズル列におけるノズル数または駆動ノズル数を制御することによって制御する。前記素子電極対の膜厚は、前記液滴の量および/または単位面積あたりの付与数によって制御することができる。

【0017】また本発明の電子源基板あるいはその製造方法においては、絶縁基板上に行列状に配置した複数の

電子放出素子、該電子放出素子間の配線、および該電子放出素子への電圧印加用の端子を形成して電子源基板の製造する際に、電子放出素子は、上述の電子放出素子の製造方法によって形成することを特徴とする。さらに前記配線は、列方向配線の層および行方向配線の層ならびにこれら層間の絶縁層を形成することによって形成し、前記列方向配線によって各素子電極対の一方の電極を列毎に接続し、前記行方向配線によって各素子電極対の他方の電極を行毎に接続することを特徴とするまた、本発明の画像形成装置あるいはその製造方法においては、電子源としての電子放出素子と、この電子放出素子への電圧印加手段と、前記電子放出素子から放出される電子を受けて発光する発光体と、外部信号に基いて前記電子放出素子へ印加する電圧を制御する駆動回路とを設ける際に、電子放出素子を、上述の電子放出素子の製造方法を用いて形成することを特徴とする。

【0018】さらに、本発明の液滴付与装置は、基板上に、導電パターンを形成するための材料を含む液滴を、隣接するもの同士が重なるように複数付与して導電パターンを形成するための液滴付与装置であって、付与された1つの液滴が形成するドットパターンの直径よりも小さいピッチで複数ノズルを配列したノズル列を有し、その複数ノズルから同時に前記液滴を吐出可能であることを特徴とする。

【0019】なお、素子電極対の間に電子放出部を有する導電性薄膜を形成するには、例えば、素子電極対の間に導電性薄膜を形成した後、導電性薄膜に通電処理を行って電子放出部を形成すれば良い。また、より具体的には、上述の電子源基板を有するリアプレートと、蛍光膜を有するフェースプレートとを相互に対向するように支持枠を介して接合させ、電子源基板上の電子放出素子に対して、上述の通電処理を施して電子放出部を形成することにより、表示パネルとすることができる。そして、この表示パネルに、駆動回路を接続することにより、画像形成装置を製造することができる。

【0020】

【発明の実施の形態】以下、本発明が適用される好ましい形態である表面伝導型電子放出素子を例に挙げ図面を参照しながら本発明を説明する。図9は、本発明の一実施形態に係る平面型の表面伝導型電子放出素子の基本的な構成を示す模式的平面図およびそのA-A'断面図である。図9において1は基板、2と3は素子電極、4は導電性薄膜、5は電子放出部である。基板1としては、石英ガラス、Na等の不純物含有量を低減させたガラス、青板ガラス、スパッタ法等によりSiO₂を堆積させたガラス基板、アルミナ等のセラミックス基板等を用いることができる。

【0021】対向する素子電極2、3の材料としては、一般的な導電材料が用いられ、例えばNi、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属

あるいは合金、Pd、As、Ag、Au、RuO₂、Pd-Ag等の金属あるいは金属酸化物とガラス等から構成される印刷導体、In₂O₃-SnO₂等の透明導電体、ポリシリコン等の半導体導体材料等から選択することができる。

【0022】素子電極2、3間の間隔Lは好ましくは数百Åないし百μmである。また素子電極2、3間に印加する電圧は低い方が望ましく、再現良く作成することが要求されるため、より好ましい素子電極間隔Lは数μmないし数十μmである。素子電極2、3の長さW2は電極の抵抗値および電子放出特性から、数μmないし数百μmであり、また素子電極2、3の膜厚dは、数百Åないし数μmが好ましい。さらに好ましくは素子電極の形状、間隔は導電性薄膜4の膜厚分布によって適宜設定される。

【0023】電子放出部を含む部位である導電性薄膜4は、良好な電子放出特性を得るために微粒子で構成された微粒子膜が特に好ましく、その膜厚は、素子電極2、3および後述する通電フォーミング条件等によって適宜設定されるが、好ましくは数Åないし数千Åで、特に好ましくは10Åないし500Åある。そのシート抵抗値は、103~107Ω/□である。

【0024】導電性薄膜4を構成する材料としては、Pd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb等の金属、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃等の酸化物、HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、Gd₂B₄等の硼化物、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、カーボン等があげられる。

【0025】ここで述べる微粒子膜とは複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あるいは重なり合った状態（島状も含む）の膜を指しており、微粒子の粒径は、数Åから数千Åであり、好ましくは10Åから200Åである。

【0026】図1、2は本発明の一実施例に係る製造方法、図3はその製造方法により作製される表面伝導型電子放出素子の一例を示す図である。図1、2および3において、1は基板、2、3は素子電極、4は導電性薄膜、5は電子放出部、6は絶縁膜、7は液滴、8は液滴付与装置である。

【0027】液滴付与装置8としては、任意の液滴を形成できる装置であればどのような装置でもかまわないが、特に十数ngから数十ng程度の範囲で制御が可能で、且つ数十ng程度以上の微少量の液滴が容易に形成できるインクジェット方式の装置がよい。また、液滴の材料としては、液滴が形成できる状態であればどのような状態のものでもかまわないが、水、溶剤等に前述の金

属等を分散、溶解した、溶液、有機金属溶液等がある。

【0028】まず始めに絶縁性基板1を有機溶剤等で充分洗浄し乾燥させた後、基板1に液滴付与装置8の4、5、6、7番ノズルを用いて素子電極2、3を形成する材料を含有した溶液の液滴7を順次付与し（図2（a））、その後、300℃から600℃の温度で加熱処理し溶媒を蒸発させて素子電極2、3を形成する（図2（b））。

【0029】次に素子電極の一方と接続された列方向配線10（図2（c））、絶縁膜6（図2（d））、およびもう一方の素子電極と接続する行方向配線11（図2（e））、を順次形成する。さらに真空蒸着技術およびフォトリソグラフィ技術を用いて導電性薄膜4を形成する。（図2（f））。

【0030】次に、電子放出部5を形成するが（図2（g））、電子放出部5は導電性薄膜4の一部に形成された高抵抗の亀裂であり、通電フォーミング等により形成される。また、亀裂内には数Åないし数百Åの粒径の導電性微粒子を有することもある。この導電性微粒子は導電性薄膜4を構成する物質の少なくとも一部の元素を含んでいる。また、電子放出部5およびその近傍の導電性薄膜4は、炭素あるいは炭素化合物を有することもある。

【0031】通電フォーミングは素子電極2、3間に不図示の電源より通電を行い、導電性薄膜4を局所的に破壊、変形もしくは変質せしめ、構造を変化させた部位を形成させるものである。この局所的に構造変化させた部位を電子放出部5と呼ぶ（図2（g））。通電フォーミングの電圧波形の例を図10に示す。電圧波形は、パルス波形が好ましく、パルス波高値が一定の電圧パルスを連続的に印加する場合（図10（a））とパルス波高値を増加させながら、電圧パルスを印加する場合（図10（b））について説明する。

【0032】図10（a）におけるT1およびT2は電圧波形のパルス幅とパルス間隔であり、T1を1μ秒~10m秒、T2を10μ秒~100m秒とし、三角波の波高値（通電フォーミング時のピーク電圧）は表面伝導型電子放出素子の形態に応じて適宜選択し、適当な真空度、例えば10⁻⁵Torr程度の真空雰囲気下で、数秒から数十分間電圧を印加する。なお、素子電極間に印加する波形は三角波に限定されるのではなく、矩形波など所望の波形を採用することができる。

【0033】図10（b）におけるT1およびT2は、図10（a）と同様であり、三角波の波高値（通電フォーミング時のピーク電圧）は、例えば0.1Vステップ程度づつ増加させ、適当な真空雰囲気下で印加する。

【0034】なお、この場合の通電フォーミング処理はパルス間隔T2中に、導電性薄膜4を局所的に破壊、変形しない程度の電圧、例えば0.1V程度の電圧で素子電流を測定して抵抗値を求め、その抵抗値が例えば1M

Ω 以上の抵抗を示した時に通電フォーミングを終了する。

【0035】次に通電フォーミングを終了した素子に活性化工程と呼ぶ処理を施すことが望ましい。活性化工程とは、例えば、 $10^{-4} \sim 10^{-5}$ Torr 程度の真空度で、通電フォーミングと同様、パルス波高値が一定の電圧パルスを繰り返し印加する処理のことであり、真空中に存在する有機物質に起因する炭素あるいは炭素化合物を導電性薄膜上に堆積させ、素子電流 I_f および放出電流 I_e を著しく変化させる処理である。活性化工程は素子電流 I_f および放出電流 I_e を測定しながら、例えば放出電流 I_e が飽和した時点で終了する。また印加する電圧パルスは動作駆動電圧（完成した電子放出素子を動作させるときの電圧）で行うことが好ましい。

【0036】なお、ここで、炭素あるいは炭素化合物とはグラファイト（単、多結晶双方を指す）、非晶質カーボン（非晶質カーボンと多結晶グラファイトの混合物を指す）であり、その膜厚は 500 \AA 以下が好ましく、より好ましくは 300 \AA 以下である。

【0037】こうして作成した電子放出素子をフォーミング工程および活性化処理工程における真空度よりも高い真空度の雰囲気下において動作駆動させるのが良い。またさらに高い真空度の雰囲気下で、 $80^\circ\text{C} \sim 150^\circ\text{C}$ の加熱後動作駆動させることが望ましい。フォーミング工程および活性化処理工程における真空度よりも高い真空度とは、例えば約 10^{-6} Torr 以上の真空度であり、より好ましくは超高真空系であり、新たに炭素あるいは炭素化合物が導電性薄膜上にほとんど堆積しない真空度である。こうすることによって素子電流 I_f 、放出電流 I_e を安定化させることが可能になる。

【0038】次に本発明の画像形成装置の製造方法について述べる。画像形成装置に用いられる電子源基板は複数の表面伝導型電子放出素子を基板上に配列することにより形成される。表面伝導型電子放出素子の配列の方式には表面伝導型電子放出素子を並列に配置し、個々の素子の両端を配線で接続するはしご型配置（以下はしご型配置電子源基板と呼ぶ）や、表面伝導型電子放出素子の一对の素子電極にそれぞれX方向配線、Y方向配線を接続した単純マトリクス配置（以下マトリクス型配置電子源基板と呼ぶ）が挙げられる。なお、はしご型配置電子源基板を有する画像形成装置には電子放出素子からの電子の飛翔を制御する電極である制御電極（グリッド電極）を必要とする。図8は、図7の表面伝導型電子放出素子を用いたマトリクス型配置電子源基板の一例を示す平面図およびそのC-C'断面図である。11がX方向配線、10がY方向配線である。

【0039】以下、本発明の電子源の構成について、図11を用いて説明する。図11において、71は電子源基板、72はX方向配線、73はY方向配線である。74は表面伝導型電子放出素子、75は結線である。電子

源基板71として用いる基板は前述したガラス基板等であり、用途に応じて形状が適宜設定される。m本のX方向配線72は、 $Dx1, Dx2, \dots, Dx_m$ からなり、Y方向配線73は、 $Dy1, Dy2, \dots, Dy_n$ のn本の配線よりなる。これらの配線は、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができ、また、多数の表面伝導型電子放出素子にほぼ均等な電圧が供給されるように配線の材料、膜厚、配線幅が適宜設計される。これらm本のX方向配線72とn本のY方向配線73との間には不図示の層間絶縁層により電気的に分離されてマトリクス配線を構成する（m、nは共に正の整数）。

【0040】不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成された SiO_2 等で構成される。例えば、X方向配線72を形成した基板71の全面或は一部に所望の形状で形成され、特にX方向配線72とY方向配線73の交差部の電位差に耐え得るように膜厚、材料、製法等が設定される。X方向配線72とY方向配線73は、それぞれ外部端子として引き出される。さらに表面伝導型放出素子74がm本のX方向配線72およびn本のY方向配線73と結線75によって電気的に接続されている。表面伝導型電子放出素子74は基板あるいは不図示の層間絶縁層上のどちらに形成してもよい。

【0041】また、詳しくは後述するが、X方向配線72には、X方向に配列する表面伝導型放出素子74の行を入力信号に応じて走査するための不図示の走査信号印加手段と電気的に接続されている。一方、Y方向配線73にはY方向に配列する表面伝導型放出素子74の各列を入力信号に応じて変調するための変調信号を印加するための不図示の変調信号発生手段と電気的に接続されている。さらに各表面伝導型電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給されるものである。上記構成において、単純なマトリクス配線だけで個別の素子を選択して独立に駆動することが可能になる。

【0042】次に以上のようにして作成した単純マトリクス配置の電子源を用いた画像形成装置について、図12、図13及び図14を用いて説明する。図12は画像形成装置の表示パネルの基本構成図であり、図13は、図12の画像形成装置に使用される蛍光膜の模式図である。図14はNTSC法のテレビ信号に応じて表示を行うための駆動回路のブロック図を示し、その駆動回路を含む画像形成装置を表わす。図12において81は表面伝導型電子放出素子を複数配した電子源基板、91は電子源基板81を固定したリアプレート、96はガラス基板93の内面に蛍光膜94とメタルバック95等が形成されたフェースプレートである。92は支持枠であり、これに対してリアプレート91およびフェースプレート96をフリットガラス等を塗布し、大気中あるいは窒素

中で400～500度で10分以上焼成することで封着して外囲器98を構成する。5は図1における電子放出部に相当する。82、83は、表面伝導型電子放出素子の一对の素子電極と接続されたX方向配線及びY方向配線である。

【0043】外囲器98は、上述の如くフェースプレート96、支持枠92、リアプレート91で構成される。リアプレート91は主に電子源基板81の強度を補強する目的で設けられるため、電子源基板81自体で十分な強度を持つ場合は別体のリアプレート91は不要であり、電子源基板81に直接支持枠92を封着し、フェースプレート96、支持枠92および電子源基板81にて外囲器98を構成しても良い。またさらには、フェースプレート96、リアプレート91間に、スペーサーとよばれる耐大気圧支持部材を設置することで大気圧に対して十分な強度をもつ外囲器98を構成することもできる。

【0044】図13中、102は蛍光体である。蛍光膜94（図12）はモノクロームの場合は蛍光体102のみから構成することができる。カラーの蛍光膜の場合は蛍光体の配列によってブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色導電材101と蛍光体102とで構成される。ブラックストライプ、ブラックマトリクスを設ける目的は、カラー表示の場合、必要となる三原色蛍光体の各蛍光体102間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜94における外光反射によるコントラストの低下を抑制することである。ブラックストライプの材料としては、通常良く用いられている黒鉛を主成分とする材料だけでなく、光の透過及び反射が少ない材料であればこれに限るものではない。ガラス基板に蛍光体を塗布する方法はモノクローム、カラーによらず沈澱法、印刷法等が用いられる。

【0045】また蛍光膜94（図12）の内面側には通常メタルバック95が設けられる。メタルバックを設ける目的は蛍光体の発光のうち内面側への光をフェースプレート96側へ鏡面反射させることにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージから蛍光体を保護すること等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化处理（通常、「フィルミング」と呼ばれる。）を行い、その後A1を真空蒸着等を用いて堆積させることで作製できる。フェースプレート96には、更に蛍光膜94の導電性を高めるため蛍光膜94の外面側に透明電極（不図示）を設けてもよい。前述の封着を行う際、カラーの場合は各色蛍光体と表面伝導型電子放出素子とを対応させなくてはならず十分な位置合わせを行う必要がある。

【0046】外囲器98は不図示の排気管を通じ、10

Torr程度の真空度にされ、封止が行われる。また外囲器98の封止後の真空度を維持するためにゲッター処理を行う場合もある。これは、外囲器98の封止を行う直前あるいは封止後に抵抗加熱あるいは高周波加熱等を用いた加熱法により、外囲器98内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、たとえば 1×10^{-5} ないし 1×10^{-7} Torrの真空度を維持するものである。なお、表面伝導型電子放出素子のフォーミング以降の工程は適宜設定される。

【0047】次に、単純マトリクス配置型基板を有する電子源を用いて構成した画像形成装置に、NTSC法のテレビ信号に基づきテレビジョン表示を行うための駆動回路の概略構成を図14のブロック図を用いて説明する。図14において、111は画像表示パネル、112は走査回路、113は制御回路、114はシフトレジスタである。115はラインメモリ、116は同期信号分離回路、117は変調信号発生器、VxおよびVaは直流電圧源である。

【0048】以下、各部の機能を説明する。まず表示パネル111は、端子Dox1ないしDoxmおよび端子Doy1ないしDoy nおよび高圧端子Hvを介して外部の電気回路と接続している。このうち端子Dox1ないしDoxmには表示パネル111内に設けられている電子源、すなわち、m行n列の行列状にマトリクス配線された表面伝導型電子放出素子群を一行（n素子）ずつ順次駆動してゆくための走査信号が印加される。一方、端子Doy1ないしDoy nには前記走査信号により選択された一行の表面伝導型電子放出素子の各素子の出力電子ビームを制御するための変調信号が印加される。高圧端子Hvには、直流電圧源Vaより、例えば10K

[V]の直流電圧が供給されるが、これは表面伝導型電子放出素子から放出される電子ビームに蛍光体を励起するのに十分なエネルギーを付与するための加速電圧である。

【0049】次に走査回路112について説明する。同回路は、内部にm個のスイッチング素子（図中、S1ないしSmで模式的に示している）を備えたものである。各スイッチング素子は、直流電圧源Vxの出力電圧もしくは0[V]（グラウンドレベル）のいずれか一方を選択し、それを表示パネル111の端子Dox1ないしDoxmと電気的に接続するものである。S1ないしSmの各スイッチング素子は制御回路113が出力する制御信号Tscanに基づいて動作するものであり、実際には例えばFETのようなスイッチング素子を組み合わせることにより構成することが可能である。なお、直流電圧源Vxは、前記表面伝導型電子放出素子の特性（電子放出しきい値電圧）に基づき走査されていない素子に印加される駆動電圧が電子放出しきい値電圧以下となるよう

な一定電圧を出力するよう設定されている。

【0050】制御回路113は、外部より入力する画像信号に基づいて適切な表示が行われるように各部の動作を整合させる働きをもつものである。次に説明する同期信号分離回路116より送られる同期信号 T_{sync} に基づいて各部に対して T_{scan} 、 T_{sft} および T_{mry} の各制御信号を発生する。

【0051】同期信号分離回路116は外部から入力されるNTSC法のテレビ信号から同期信号成分と輝度信号成分とを分離するための回路であり、周波数分離（フ

ィルター）回路を用いれば構成できるものである。同期信号分離回路116により分離された同期信号は良く知られるように垂直同期信号と水平同期信号よりなるが、ここでは説明の便宜上 T_{sync} 信号として図示した。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号と表わすが同信号はシフトレジスタ114に入力される。

【0052】シフトレジスタ114は、時系列的にシリアルに入力される前記DATA信号を画像の1ライン毎にシリアル／パラレル変換するためのもので、制御回路113より送られる制御信号 T_{sft} に基づいて動作する（すなわち、制御信号 T_{sft} は、シフトレジスタ114のシフトクロックであるということもできる。）。シリアル／パラレル変換された画像1ライン分（表面伝導型電子放出素子の n 素子分の駆動データに相当する）のデータは、 I_{d1} ないし I_{dn} の n 個の並列信号として前記シフトレジスタ114より出力される。

【0053】ラインメモリ115は画像1ライン分のデータを必要時間の間だけ記憶するための記憶装置であり、制御回路113より送られる制御信号 T_{mry} に従って適宜 I_{d1} ないし I_{dn} の内容を記憶する。記憶された内容は I_{d1} ないし I_{dn} として出力され変調信号発生器117に入力される。

【0054】変調信号発生器117は、前記画像データ I_{d1} ないし I_{dn} の各々に応じて表面伝導型電子放出素子の各々を適切に駆動変調するための信号源であり、その出力信号は端子 D_{o1} ないし D_{on} を通じて表示パネル111内の表面伝導型電子放出素子に印加される。

【0055】本発明に関わる表面伝導型電子放出素子は放出電流 I_e に対して以下の基本特性を有している。すなわち電子放出には明確なしきい値電圧 V_{th} があり、 V_{th} 以上の電圧を印加された時のみ電子放出が生じる。また電子放出しきい値以上の電圧に対しては素子への印加電圧の変化に応じて放出電流も変化してゆく。なお、電子放出素子の材料や構成、製造方法を変えることにより電子放出しきい値 V_{th} の値や印加電圧に対する放出電流の変化の割合が変わる場合もあるが、いずれにしても以下のようなことがいえる。

【0056】このことから、本素子にパルス状の電圧を

印加する場合、例えば電子放出閾値以下の電圧を印加しても電子放出は生じないが、電子放出閾値以上の電圧を印加する場合には電子ビームが出力される。その際、第一にはパルスの波高値 V_m を変化させることにより出力電子ビームの強度を制御することが可能である。第二には、パルスの幅 P_w を変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。したがって、入力信号に応じて、表面伝導型電子放出素子を変調する方式としては、電圧変調方式およびパルス幅変調方式等があげられ、電圧変調方式を実施するには変調信号発生器117として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いる。

【0057】またパルス幅変調方式を実施するには、変調信号発生器117として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いるものである。

【0058】以上に説明した一連の動作により本発明の画像表示装置は表示パネル111を用いてテレビジョンの表示を行うことができる。なお、上記説明中特に記載しなかったがシフトレジスタ114やラインメモリ115はデジタル信号式のものでもアナログ信号式のものでも差し支えなく、要は画像信号のシリアル／パラレル変換や記憶が所定の速度で行われれば良い。

【0059】デジタル信号式を用いる場合には同期信号分離回路116の出力信号DATAをデジタル信号化する必要があるが、これは回路116の出力部にA/D変換器を備えれば可能である。また、これに関連してラインメモリ115の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器117に用いられる回路が若干異なったものとなる。

【0060】まず、デジタル信号の場合について述べる。電圧変調方式において変調信号発生器117には、例えばよく知られるD/A変換回路を用い、必要に応じて増幅回路などを付け加えればよい。またパルス幅変調方式の場合、変調信号発生器117は、例えば高速の発振器および発振器の出力する波数を計数する計数器（カウンタ）および計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合わせた回路を用いることにより構成できる。必要に応じて比較器の出力するパルス幅変調された変調信号を表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0061】次にアナログ信号の場合について述べる。電圧変調方式においては変調信号発生器117には、例えばよく知られるオペアンプなどを用いた増幅回路を用いればよく、必要に応じてレベルシフト回路などを付け加えてもよい。またパルス幅変調方式の場合には、例えばよく知られる電圧制御型発振回路（VCO）を用いれ

ばよく、必要に応じて表面伝導型電子放出素子の駆動電圧まで電圧増幅するための増幅器を付け加えてもよい。

【0062】このような構成をとり得る本発明の画像表示装置において、各表面伝導型電子放出素子に、容器外端子Dox1ないしDoxm、Doy1ないしDoy nを通じて、電圧を印加することにより電子放出させ、高圧端子Hvを通じて、メタルバック95、あるいは透明電極（不図示）に高圧を印加し、電子ビームを加速し、蛍光膜94に衝突させ、励起・発光させることで画像を表示することができる。

【0063】以上述べた構成は、表示等に用いられる好適な画像形成装置を作製する上で必要な概略構成であり、例えば各部材の材料等、詳細な部分は上述内容に限られるものではなく、画像形成装置の用途に適するよう適宜選択する。また、入力信号例として、NTSC方式をあげたが、これに限るものでなく、PAL、SECAM方式などの諸方式でもよく、これよりも、多数の走査線からなるTV信号（例えば、MUSE法をはじめとする高品位TV）方式でもよい。

【0064】次に、はしご型配置の電子源および画像形成装置について図15および図16を用いて説明する。図15は、はしご型配置の電子源の一例を示す模式図である。図15において、101は電子源基板、102は表面伝導型電子放出素子、103（Dx1～Dx10）は、表面伝導型電子放出素子102に接続する共通配線である。表面伝導型電子放出素子102は、基板101上に、X方向に並列に複数個配されている（これを素子行と呼ぶ）。この素子行を複数個配置したものが、はしご型電子源基板である。各素子行の共通配線間に適宜駆動電圧を印加することで、各素子行を独立に駆動させることができる。すなわち、電子ビームを放出させる素子行には、電子放出しきい値以上の電圧を、電子ビームを放出させない素子行には、電子放出しきい値以下の電圧を印加すればよい。また、各素子行間の共通配線Dx2～Dx9を、Dx2とDx3、Dx4とDx5のように互いに隣接する配線同士を一本に接続して、同一配線とするようにしてもよい。

【0065】図16は、はしご型配置の電子源を備えた画像形成装置の構造を示す図である。136はグリッド電極、132は電子が通過するための孔、133（Dox1、Dox2…Doxm）は容器外端子である。134（G1、G2、…Gn）は、グリッド電極136と接続された容器外端子、135は前述のように各素子行間の共通配線を同一配線とした電子源基板である。図16においては、図12、図13と同一の符号は同一の部材を示す。前述の単純マトリクス配置の画像形成装置（図12）との違いは、電子源基板91とフェースプレート96の間にグリッド電極136を備えているか否かである。

【0066】グリッド電極136は、表面伝導型放出素

子から放出された電子ビームを変調するためのものであり、はしご型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して1個ずつ円形の開口132が設けられている。グリッドの形状や設置位置は図16に示したものに限定されるものではない。例えば、開口としてメッシュ状に多数の通過口を設けることもできる。

【0067】容器外端子133およびグリッド容器外端子134は、不図示の制御回路と電気的に接続されている。本例の画像形成装置では、素子行を1列ずつ順次駆動（走査）していくのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加する。これにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0068】

【実施例1】次の①～④の手順で、マトリクス状の配線および素子電極を前述したような方法で基板上に形成し、そしてその基板を用いて多数の表面伝導型電子放出素子を有する電子源基板を作製した。図1は本実施例によって作製した素子電極の製造方法の平面図ならびにそのA-A'断面図およびB-B'断面図、図2は図1の素子電極を用いた電子源基板の製造方法を示す図である。図3（a）は本実施例によって作製した電子源基板の平面図、図3（b）は図3（a）のA-A'断面図である。

【0069】① 絶縁基板1として石英基板を用い、これを有機溶剤等により十分に洗浄後、120℃で乾燥させた。該基板1上に有機白金含有溶液（酢酸白金・モノエタノールアミン錯体0.4wt%、イソプロピルアルコール20%、水80%）を、液滴付与装置8として圧電素子を用いたインクジェット噴射装置を用いて、まず、そのノズル番号4、5、6、7のノズルから同時に1滴ずつ付与し素子電極2となる液膜を形成し、続いて、この素子電極2から120μmずらした位置にノズル番号4、5、6、7のノズルから同時に1滴ずつ付与し素子電極3となる液膜を形成した（図1）。これを1mmピッチでX方向、Y方向に同様にして多数形成した後、350℃で10分間の加熱処理を行って、Ptからなる、ギャップ間隔L1=20μm、電極の幅W1=310μm、その厚さd=300Åである一対の素子電極2、3を1mm間隔で形成した（図2（b））。液滴付与装置8のノズル間ピッチD1は70μmで1ノズルからの1つの液滴量は60ngに制御し、基板に着弾した時のドット径D2は100μmだった。

【0070】② さらに該基板1上に真空成膜技術およびフォトリソグラフィ技術を用いてNiからなるX方向配線10を形成した（図2（c））。このとき、配線の幅を300μm、厚さを500Åとした。さらに真空成膜技術とフォトリソグラフィ技術およびエッチング技術を用いて絶縁膜6をX方向配線10と、X方向配線10

に接続する素子電極2上に形成した(図2(d))。絶縁膜6の厚さは5000Åとした。そして、真空成膜技術およびフォトリソグラフィ技術を用いてAuからなる、他方の素子電極3と接続されるY方向配線11を形成した(図2(e))。配線の幅は200μm、厚さは5000Åとした。

【0071】③ 次に該基板1上に真空成膜技術およびフォトリソグラフィ技術を用いて素子電極2、3にまたがるように膜厚100Åの酸化パラジウム(PdO)微粒子からなる微粒子膜を形成し導電性薄膜4とした(図2(f))。

【0072】④ さらに電極対2、3の間に電圧を印加し、導電性薄膜4を通電処理(通電フォーミング)することにより、電子放出部5を形成した(図2(g))。

【0073】こうして作製された電子源基板を用いて、図12に示すようにフェースプレート96、支持枠92、リアプレート91とで外枠器98を形成し、封止を行って表示パネルを形成し、さらには図14に示すようなNTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を接続して画像形成装置を作製した。

【0074】本実施例の製造方法により以上の如く作製した電子放出素子はなんら問題のない良好な特性をしめしたばかりか、液滴を付与し、素子電極2、3を形成することにより素子電極2、3のパターン形成を省略できた。また、全ての素子電極2、3において、液滴付与の際、個々のノズルから同時に液滴付与を行ったので、素子電極2、3内の膜厚は均一に形成できた。そのため、フォーミング処理の際、導電性薄膜に均一に電流が流れ、亀裂が一樣に形成された。また電子放出素子にも均一に電流が流れ、素子特性のばらつきが少なく、良好な画像形成装置を得ることができ。

【0075】

【実施例2】実施例1と同様の方法で、ギャップ間隔L1=20μm、電極の幅W1=310μm、厚さd=500Åである素子電極2、3であって、素子間ピッチが500μmの表面伝導型電子放出素子がはしご状に形成され、配線された電子源基板(図15)を形成した。次にこれを用いてフェースプレート96、支持枠92、リアプレート91とで外枠器98を形成し、封止を行って表示パネルを形成した。さらにこれを用いて図14に示すようなNTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を有する画像形成装置を作製した。その結果、実施例1と同様の良好な画像形成装置を得ることができた。

【0076】

【実施例3】本実施例を図4(a)と図5を用いて説明する。実施例1と同様に液滴付与装置8として圧電素子を用いたインクジェット噴射装置を用い、その4、5、6、7番ノズルから同時に液滴を460μmピッチで付与した(図5(a))。次に最初の位置からX方向に115μmずらして、同様に4、5、6、7番ノズルから液滴を付与した(図5(b))。さらに、上記付与したそれぞれのパターン上に、Y方向にノズルピッチの半ピッチ分に当たる35μmずらして4、5、6番ノズルから液滴を同時に付与した(図5(c)、(d))。他の点については実施例1と同様にして表面伝導型電子放出素子を作製して電子源基板を得た。得られた電子源基板を用いて、実施例1と同様の方法でフェースプレート96、支持枠92、リアプレート91とで外枠器98を形成し、封止を行って表示パネルとし、さらには図14に示すようなNTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を接続して画像形成装置を作製した。その結果、図4(a)に示すように、実施例1のドットとドットの間にさらに1ドットずつ付与していることから、素子電極2、3の膜厚分布が実施例1より平坦であるため、同様の良好な画像形成装置を得ることができた。

【0077】

【実施例4】本実施例は素子電極が図4(b)で示すような形状であること以外は実施例1と同様にして表面伝導型電子放出素子を作製して電子源基板を得た。得られた電子源基板を用いて、実施例1と同様の方法でフェースプレート96、支持枠92、リアプレート91とで外枠器98を形成し、封止を行って表示パネルとし、さらには図14に示すようなNTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を接続して画像形成装置を作製した。その結果、実施例1と同様の良好な画像形成装置を得ることができた。

【0078】すなわち、本発明の製造方法によれば所望のノズルを用いて所望の液滴数を所望のピッチで付与することにより、所望の膜厚およびギャップ幅の一对の素子電極が得られることがわかった。

【0079】

【実施例5】本実施例を図4(c)と図6を用いて説明する。液滴付与装置8として熱的エネルギーの付与により気泡を発生させ液滴を吐出させる方式のインクジェット噴射装置を2台用い、その5、6、7、8、9、10、11番ノズルと5、6、7、8番ノズルを用いてギャップ幅20μmで長さがそれぞれ270μmと165μmのパターンを460μmピッチで付与した(図6(a))。この時、ノズルのピッチは35μmで、付与した液滴の1ドットの径は60μmだった。1つの液滴量は30ngだった。次に10μmピッチと20μmピッチで順次、同様にノズルから液滴を付与し、図4(c)の形状の長さ270μmで幅100μmの素子電極と、長さ165μmで幅180μmの素子電極を形成した(図6(b))。他の点においては実施例1と同様にして表面伝導型電子放出素子を作製して電子源基板を得た。得られた電子源基板を用いて、実施例1と同様の

方法でフェースプレート 96、支持枠 92、リアプレート 91 とで外枠器 98 を形成し、封止を行って表示パネルとし、さらには図 14 に示すような NTSC 方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を接続して画像形成装置を作製した。その結果、実施例 1 と同様の良好な画像形成装置を得ることができた。

【0080】本実施例では、以上のような素子電極を形成するのに 2 つの液滴付与装置を使い画像形成装置を作製したことにより、スループットが向上した。すなわち、本発明の製造方法によれば所望の数のノズルを用いて所望の液滴量および数を所望のピッチで付与することにより、所望のパターンの素子電極が得られることがわかった。

【0081】

【実施例 6】液滴付与装置 8 として熱的エネルギーの付与により気泡を発生させ液滴を吐出させる方式のインクジェット噴射装置を用いた以外は実施例 1 と同様にして図 7 に示すような素子電極 2、3 を形成し、順次、配線を形成して図 8 に示すようなマトリクス状に配線された基板を作製した。次に、該基板上に有機パラジウム含有溶液を上記液滴付与装置 8 の一つのノズルを用いて液滴を付与した後、300℃で 10 分間の加熱処理を行って、酸化パラジウム (PdO) 微粒子からなる微粒子膜を形成し導電性薄膜 4 を形成した。他は実施例 1 と同様にして表面伝導型電子放出素子を作製して電子源基板を得た。得られた電子源基板を用いて、実施例 1 と同様の方法でフェースプレート 96、支持枠 92、リアプレート 91 とで外枠器 98 を形成し、封止を行って表示パネルとし、さらには図 14 に示すような NTSC 方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を接続して画像形成装置を作製した。その結果、実施例 1 と同様の良好な画像形成装置を得ることができた。

【0082】本実施例では、以上のような素子電極および素子を形成するのにフォトリソグラフィ技術を使わない製造方法で画像形成装置を作製したことにより、薄膜プロセスに比べコストが低く、また製造歩留まりが向上した。

【0083】

【実施例 7】本実施例では、マトリクス状に配線された基板 (図 8) をスクリーン印刷法で形成した以外は実施例 6 と同様に表面伝導型電子放出素子を作製して電子源基板を得た。得られた電子源基板を用いて、実施例 1 と同様の方法でフェースプレート 96、支持枠 92、リアプレート 91 とで外枠器 98 を形成し、封止を行って表示パネルとし、さらには図 14 に示すような NTSC 方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を接続して画像形成装置を作製した。その結果、実施例 1 と同様の良好な画像形成装置を得ることができた。

【0084】本実施例では、以上のような素子電極、配

線および素子を形成するのにフォトリソグラフィ技術を使わない製造方法で画像形成装置を作製したことにより、薄膜プロセスに比べコストが低く、また製造歩留まりが大変向上した。

【0085】

【実施例 8】本実施例の電子源基板は、素子電極形成用の材料溶液として酢酸 Ni を水に 0.4 wt % 含有させた溶液を用いた以外は実施例 6 と同様に作製した。得られた電子源基板を用いて、実施例 1 と同様の方法でフェースプレート 96、支持枠 92、リアプレート 91 とで外枠器 98 を形成し、封止を行って表示パネルとし、さらには図 14 に示すような NTSC 方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を接続して画像形成装置を作製した。その結果、材料溶液中の含有成分の違いにもかかわらず、実施例 6 と同様の良好な画像形成装置を得ることができた。

【0086】

【発明の効果】以上説明したように、本発明によれば、形成する素子電極の膜厚を均一にすることができる。このため、素子電極間に形成される導電性薄膜をフォーミング処理する際、導電性薄膜に均一に電流が流れ、亀裂が一樣に形成される。また電子放出素子にも均一に電流が流れ、その結果として複数の素子を容易に均一に歩留まりよく形成することができる。

【0087】また、インクジェット方式により液滴を付与する場合は、数 ng 程度から数 μg 程度の範囲で制御された数十 ng 程度以上の微小量の液滴を付与することができる。

【0088】さらに素子電極をフォトリソグラフィ技術を用いないで形成するため、製造コストを低減できるという効果がある。

【図面の簡単な説明】

【図 1】 本発明に係わる素子電極の製造方法を示す平面図および断面図である。

【図 2】 本発明に係わる表面伝導型電子放出素子の製造方法を示す平面図および断面図である。

【図 3】 本発明の製造方法により作製される表面伝導型電子放出素子の一例を示す図である。

【図 4】 本発明の製造方法により作製される素子電極の 3 つの例を示す平面図である。

【図 5】 本発明の一実施例に係わる素子電極の製造方法を示す平面図および断面図である。

【図 6】 本発明の他の実施例に係わる素子電極の製造方法を示す平面図および断面図である。

【図 7】 本発明の製造方法により作製される表面伝導型電子放出素子の他の一例を示す図である。

【図 8】 本発明のマトリクス型配置の電子源基板の一例を示す平面図および断面図である。

【図 9】 本発明の一実施例に係わる平面型表面伝導型電子放出素子の基本的な構成を示す模式的平面図、およ

び断面図である。

【図10】 本発明の表面伝導型電子放出素子の製造に際して採用できる通電フォーミング処理における電圧波形の一例を示す模式図である。

【図11】 本発明が適用できる単純マトリクス配置の電子源を表わす模式図である。

【図12】 本発明が適用できる単純マトリクス配置の電子源を用いた画像形成装置の概略構成図である。

【図13】 図12の装置に適用できる蛍光膜のパターン図である。

【図14】 本発明が適用できる画像形成装置にNTSC法のテレビ信号に応じて表示を行うための駆動回路の一例を示すブロック図である。

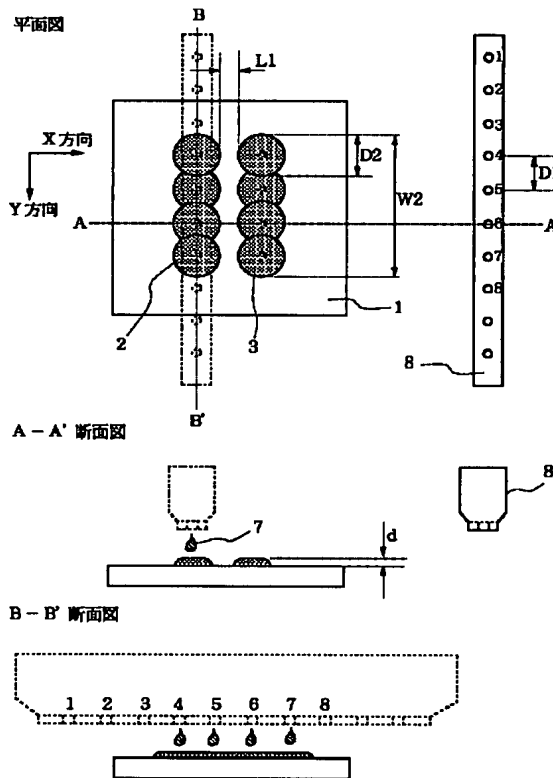
【図15】 本発明が適用できる梯子型配置の電子源基板を表わす模式図である。

【図16】 本発明が適用できる梯子型配置の電子源を用いた画像形成装置の概略構成図である。

【図17】 従来の電子放出素子を示す模式的平面図である。

【図18】 従来の他の電子放出素子を示す模式的斜視図である。

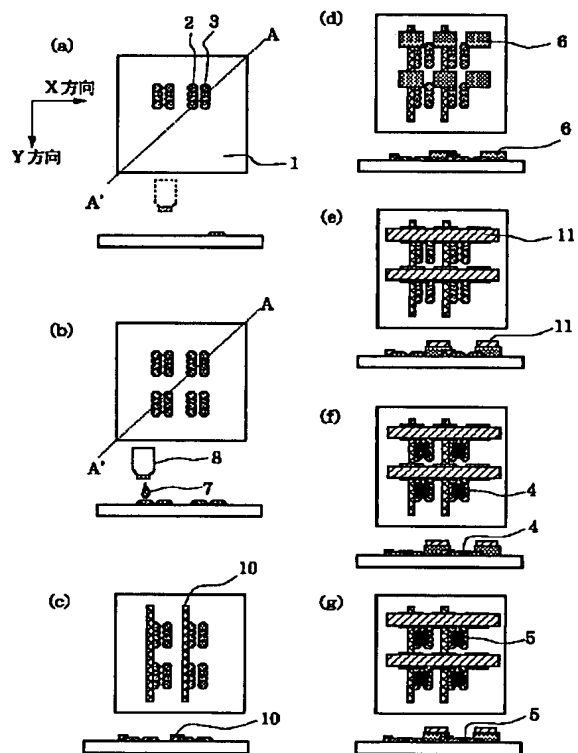
【図1】



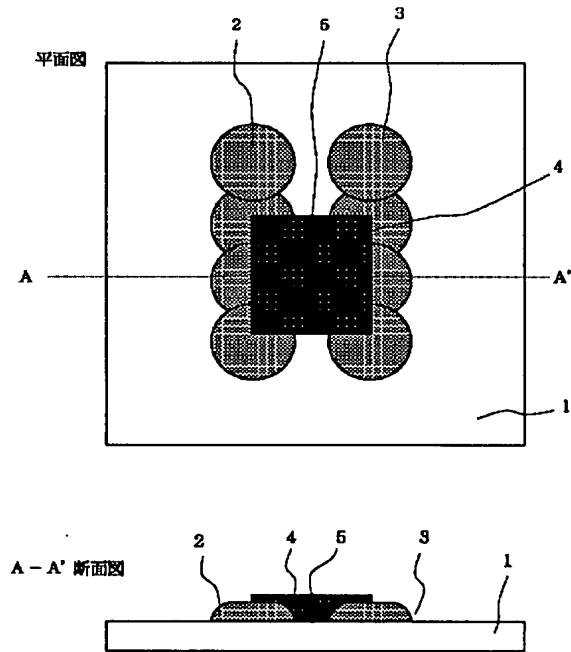
【符号の説明】

- 1 : 基板、2, 3 : 素子電極、4 : 導電性薄膜、5 : 電子放出部、7 : 液滴、8 : 液滴付与装置、10, 72, 82 : X方向配線（列方向配線）、11, 73, 83 : Y方向配線（行方向配線）、71, 81 : 電子源基板、74 : 表面伝導型電子放出素子、75 : 結線、91 : リアプレート、92 : 支持枠、93 : ガラス基板、94 : 蛍光膜、95 : メタルバック、96 : フェースプレート、97 : 高压端子、98 : 外圍器、101 : 黒色部材、102 : 蛍光体、111 : 表示パネル、112 : 走査回路、113 : 制御回路、114 : シフトレジスタ、115 : ラインメモリ、116 : 同期信号分離回路、117 : 変調信号発生器、Vx, Va : 直流電圧源、101, 135 : 電子源基板、102, 131 : 電子放出素子、103 (D_{x1} ~ D_{x10}) : 前記電子放出素子を配線するための共通配線、132 : 電子が通過するため開孔、133 : (D_{o1}, D_{o2}, ..., D_{om}) : 容器外端子、134 (G₁, G₂, ..., G_n) : グリッド電極136と接続された容器外端子、136 : グリッド電極。

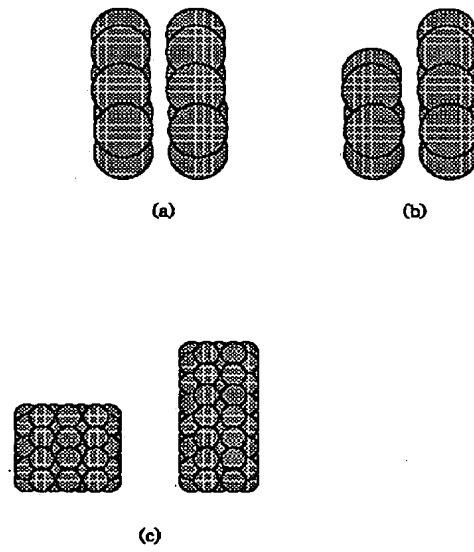
【図2】



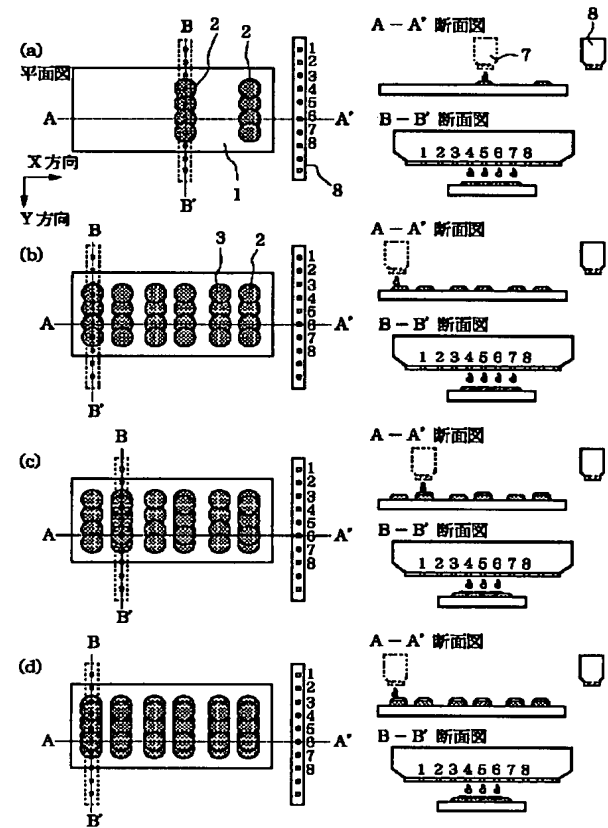
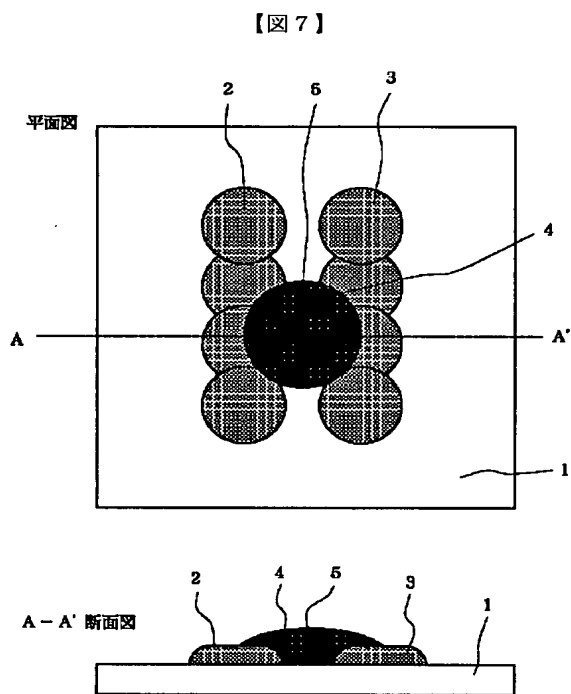
【図 3】



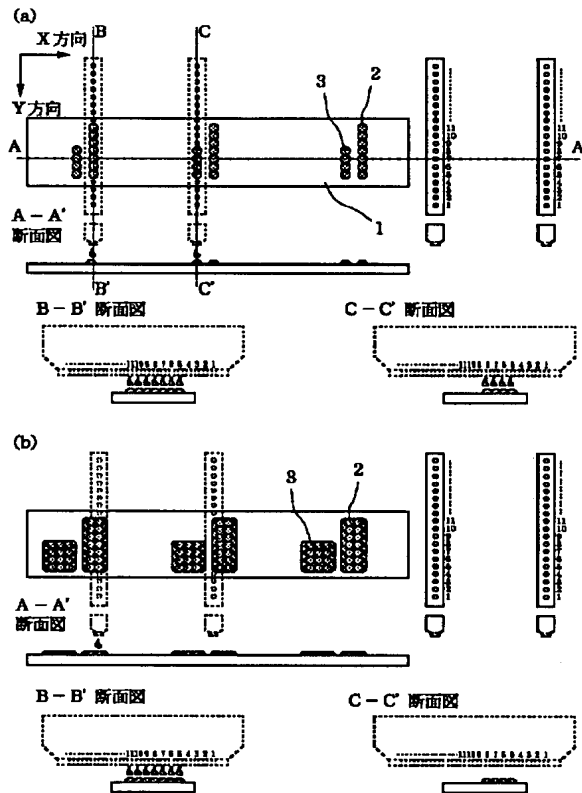
【図 4】



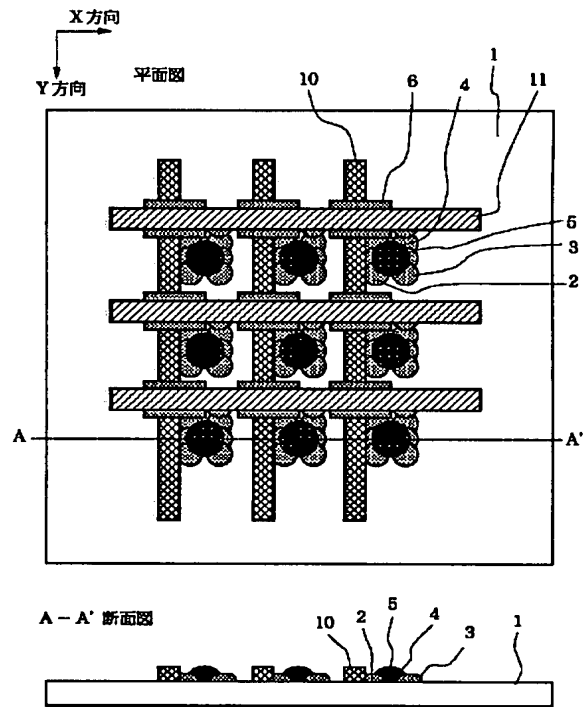
【図 5】



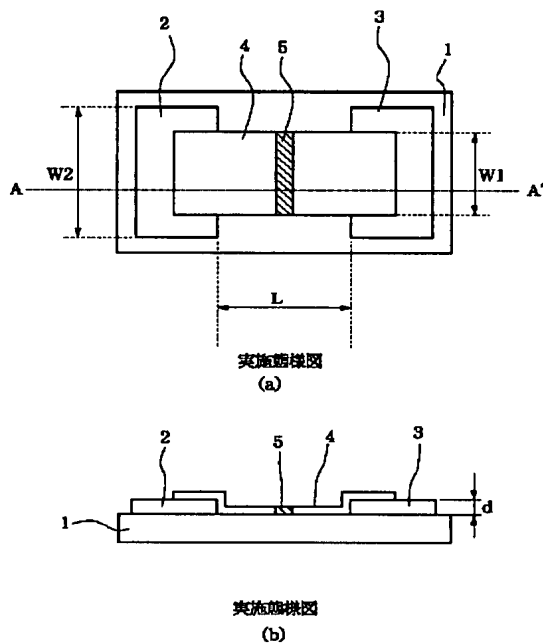
【図6】



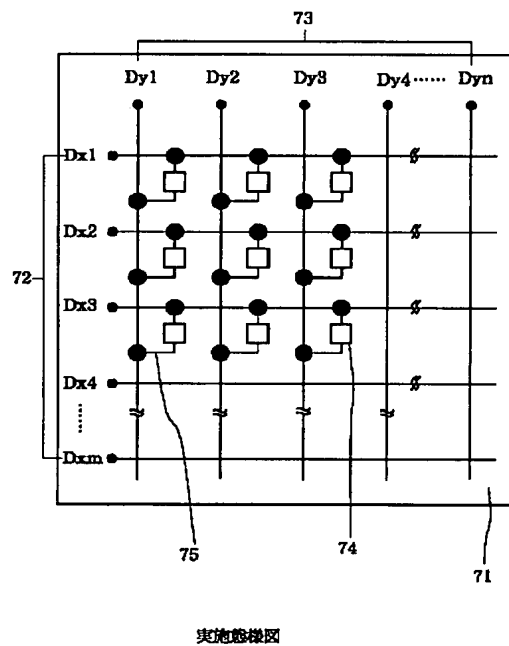
【図8】



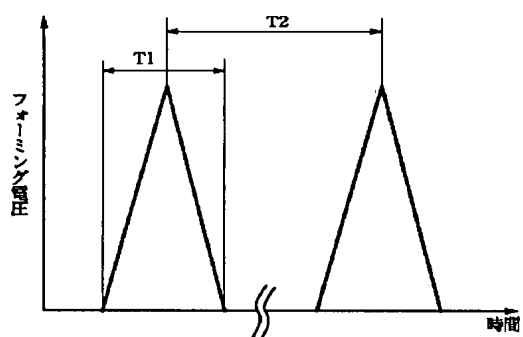
【図9】



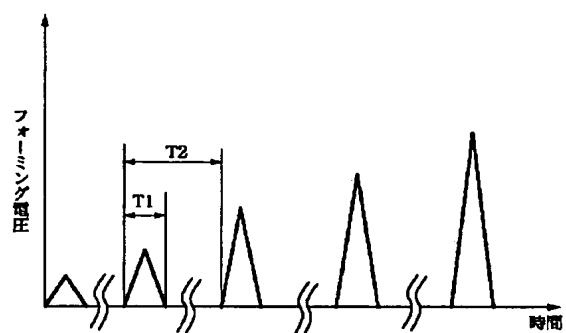
【図11】



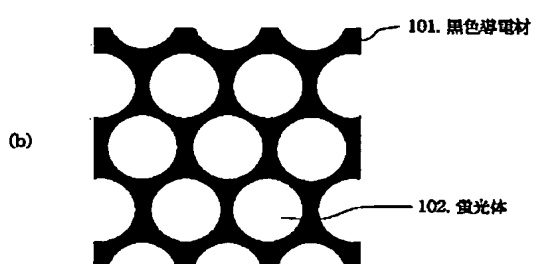
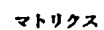
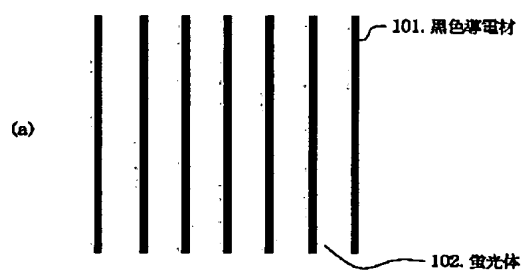
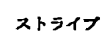
【图 13】



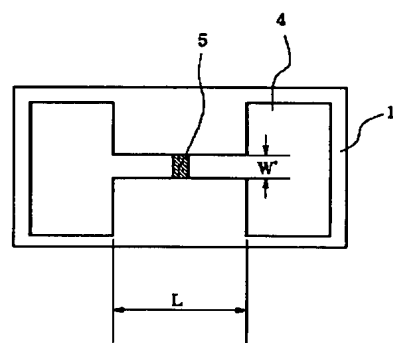
(a)



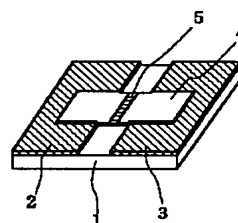
(b)



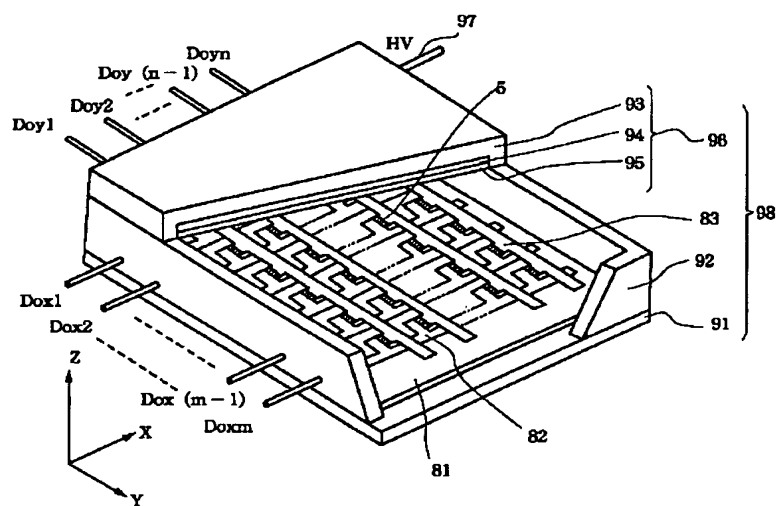
【圖 17】



【図 18】



【图 1 2】



【図14】

